

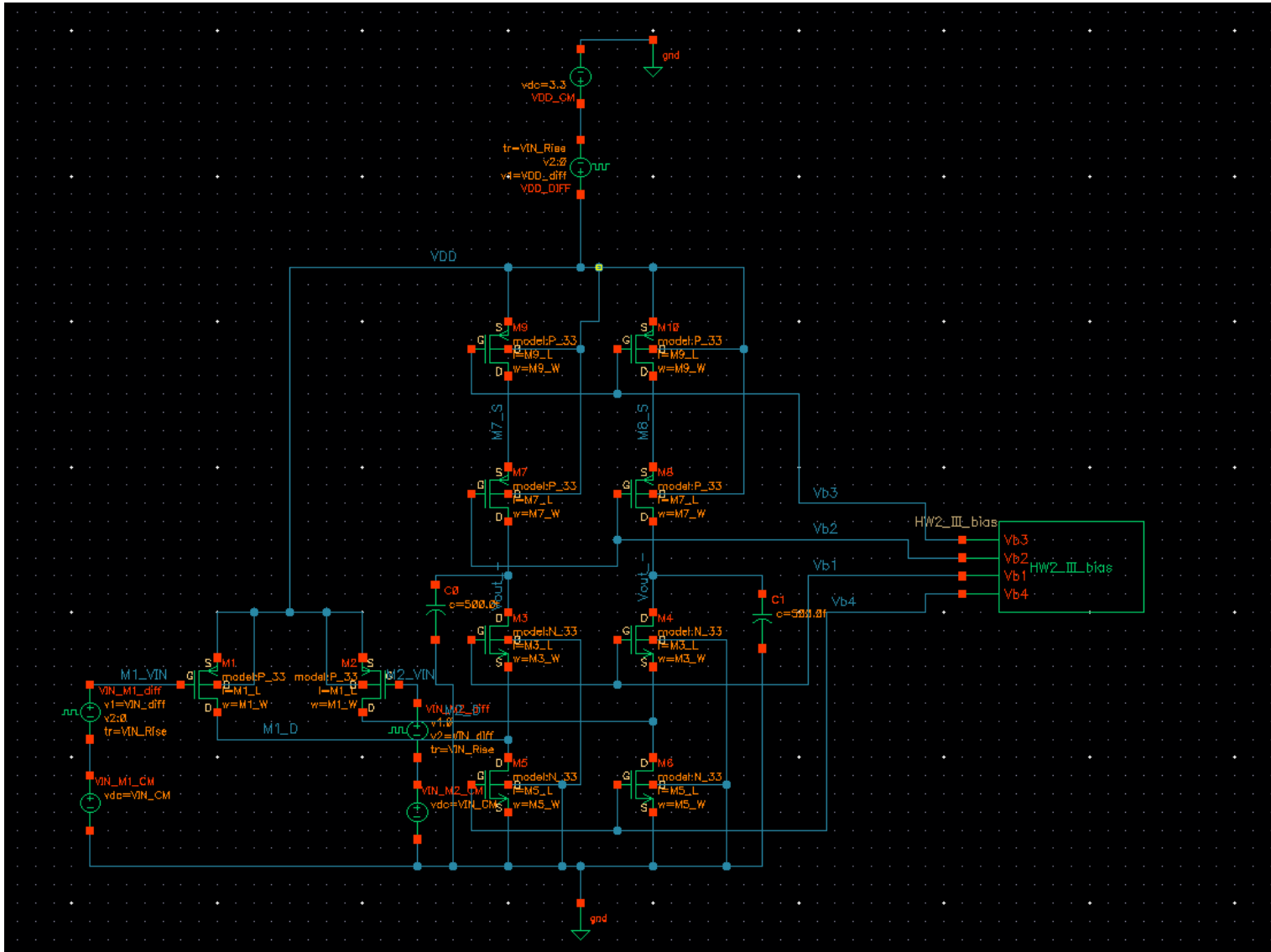
類比積體電路 HW_3

學員：陳彥邦 (學分班)



















教授：陳科宏 教授

Folded-Cascode OP

I. Schematic



II. Design parameters

Design Variables		
	M9_L	5u
	M9_W	5u
	M7_L	4.96u
	M7_W	15u
	M3_L	1u
	M3_W	10.2u
	M5_L	1u
	M5_W	6u
	M1_L	400n
	M1_W	90u
	VIN_FALL	1n
	VIN_Per...	100u
	VIN_Rise	1n
	V_AC	0
	VIN_CM	2.468
	VIN_diff	0
	VDD_AC	1
	VDD_diff	0.0002
Click to add variable		

MOSFETs				
Name	Type (P or N)	Width	Length	Multiple
M1	N	90u	400n	1
M2	N	90u	400n	1
M3	N	10.2u	1u	1
M4	N	10.2u	1u	1
M5	N	6u	1u	1
M6	N	6u	1u	1
M7	P	15u	4.96u	1
M8	P	15u	4.96u	1
M9	P	5u	5u	1
M10	P	5u	5u	1

III. Simulation results

(Condition : temp 50 VDD 3.3v)

TT coner(紅色) 、FF coner(藍色) 、SS coner(綠色) 、SF coner(黃色) 、FS coner(紫色)

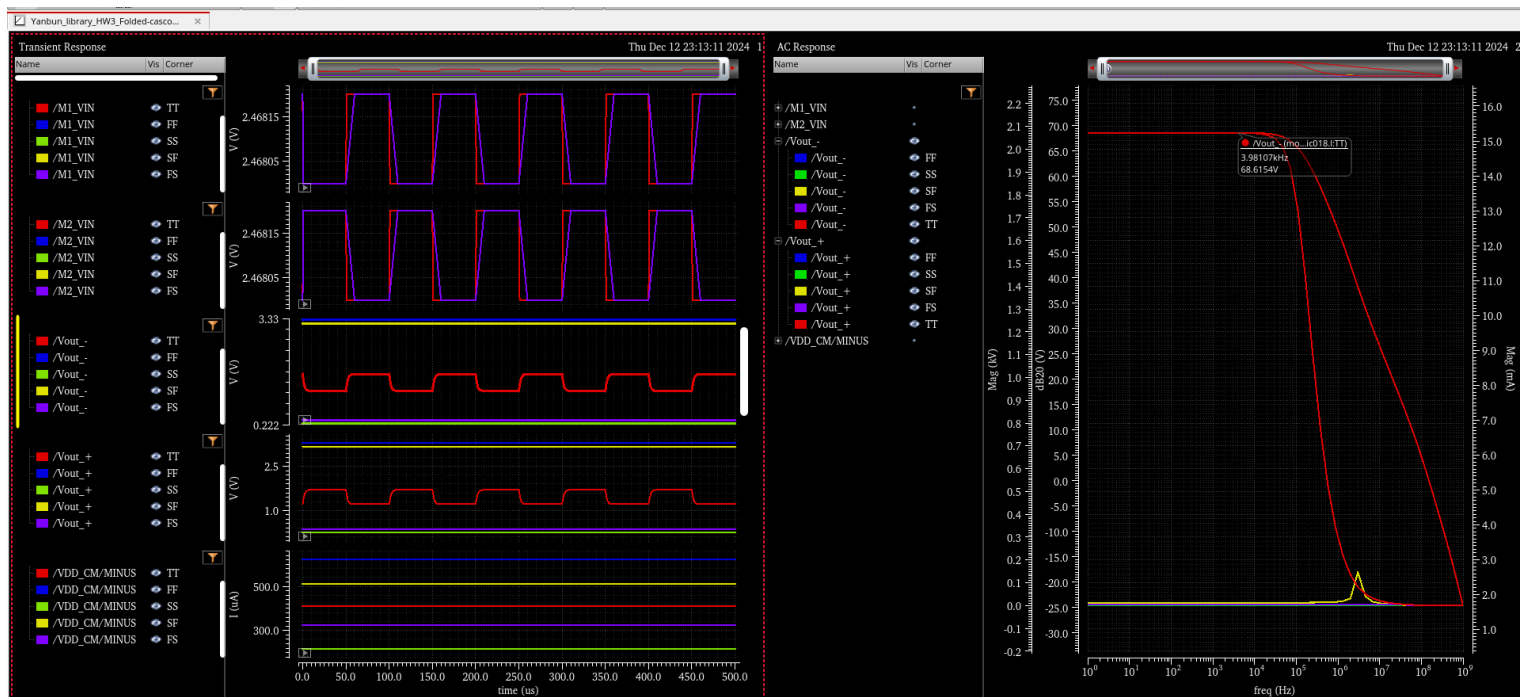


由上圖可以得知 Slew rate、Output swing、Power Consumption (OP only)。

$$\text{Slew rate} = (1.547103\text{V} - 1.211197\text{V}) / (152.38\mu\text{s} - 150\mu\text{s}) = 0.335906 / 2.38\mu\text{s} = 0.1413\text{V}/\mu\text{s}$$

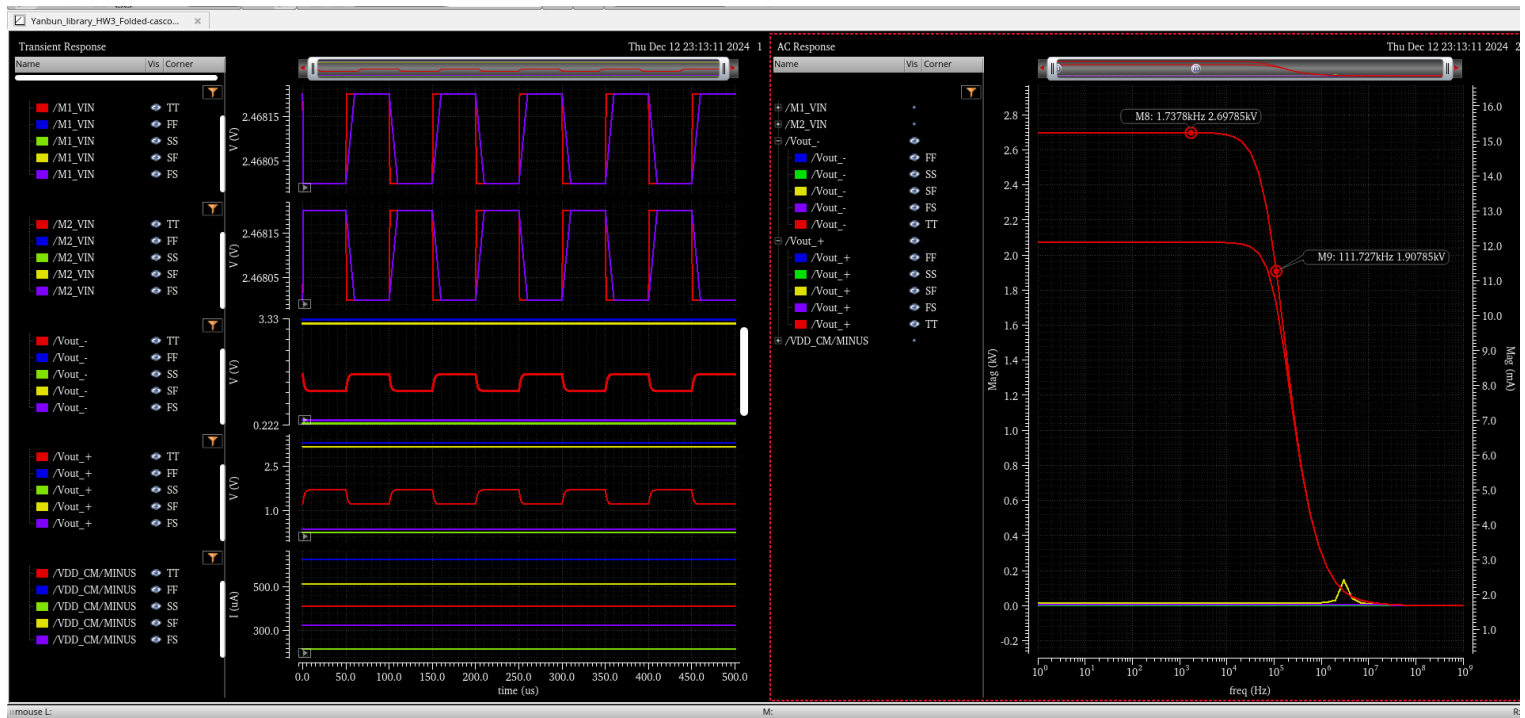
$$\text{Output swing} = 1.70388 - 1.211197 = 0.49191\text{V}$$

$$\text{Power Consumption (OP only)} = 410\mu\text{A} * 3.3\text{V} = 1.353\text{mW}$$



由上圖可以得知 DC gain。

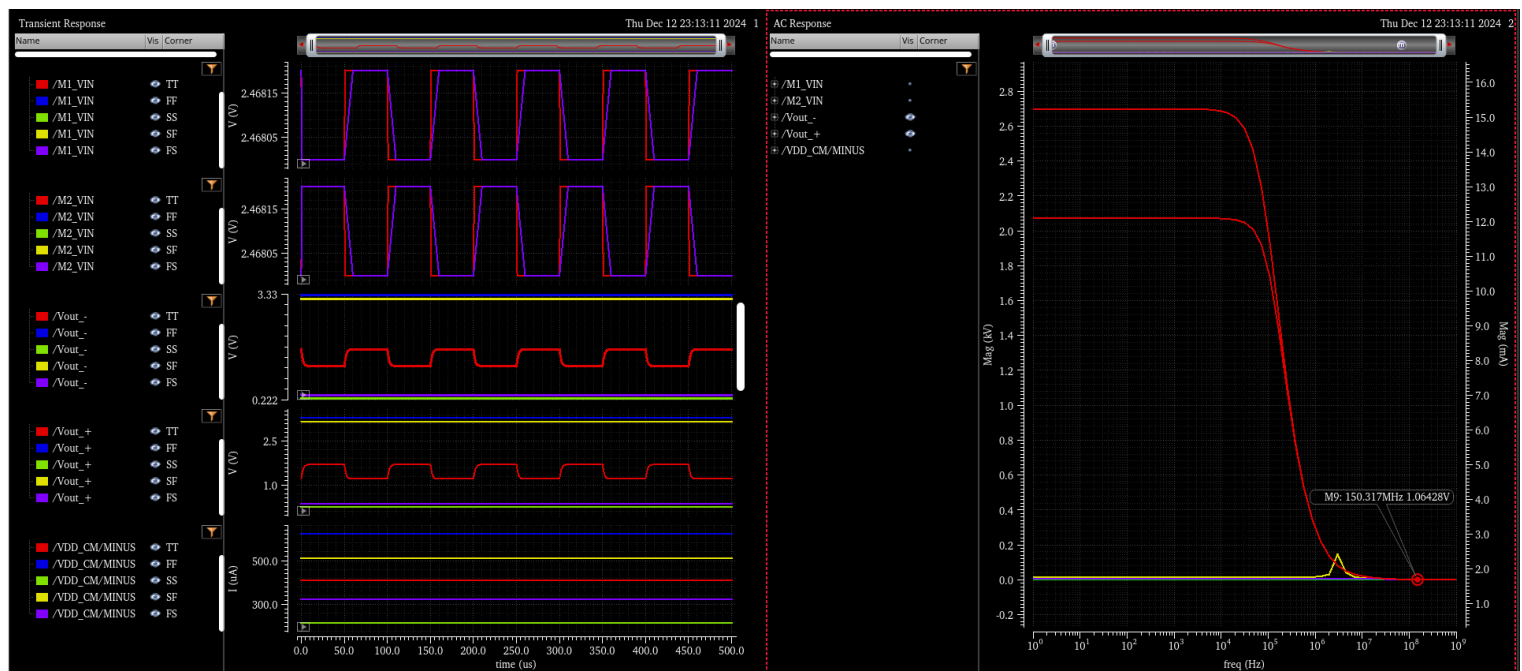
$$\text{DC gain} = 68.15\text{dB}$$



由上圖可以得知 GBW。

$$-3\text{dB} \Rightarrow 2.69785 \times 0.707 = 1.907$$

$$\text{GBW} = 111.727\text{kHz}$$

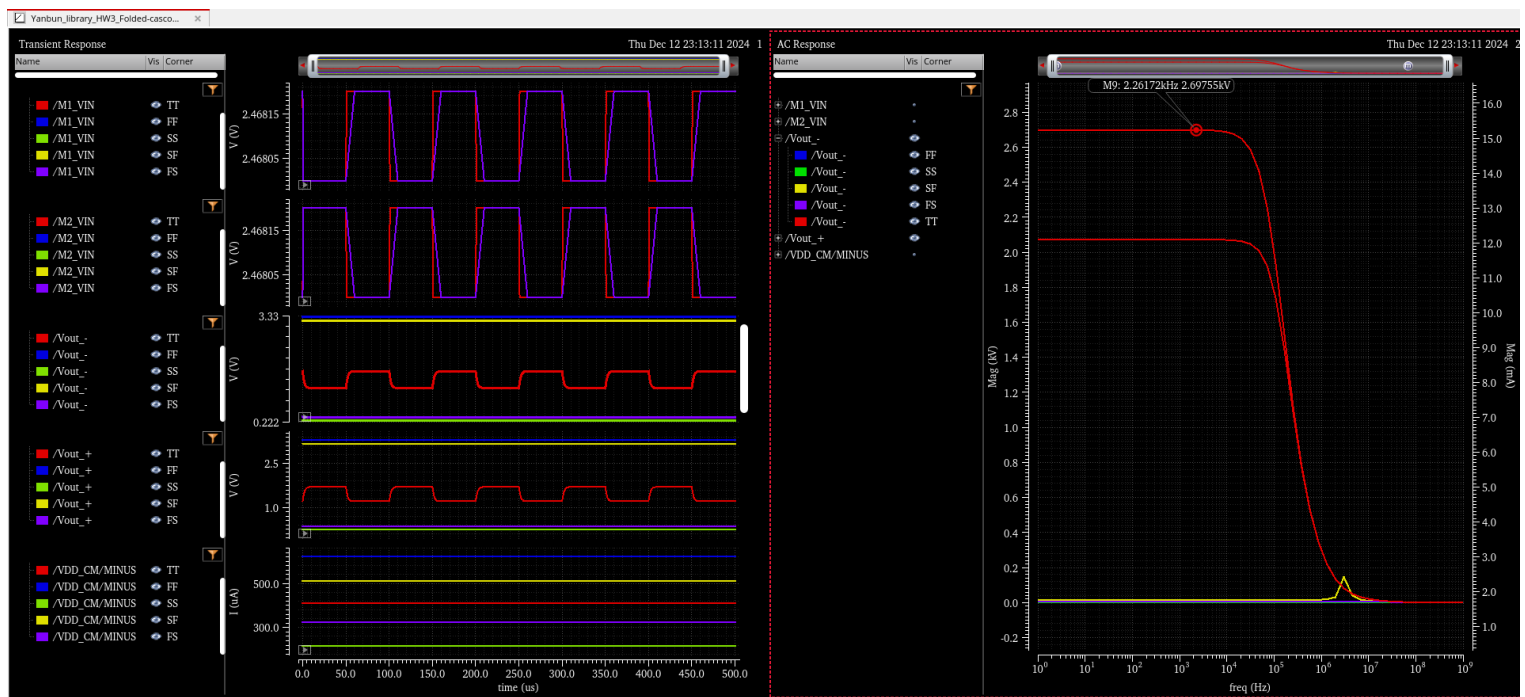


由上兩圖可以得知 Phase margin。

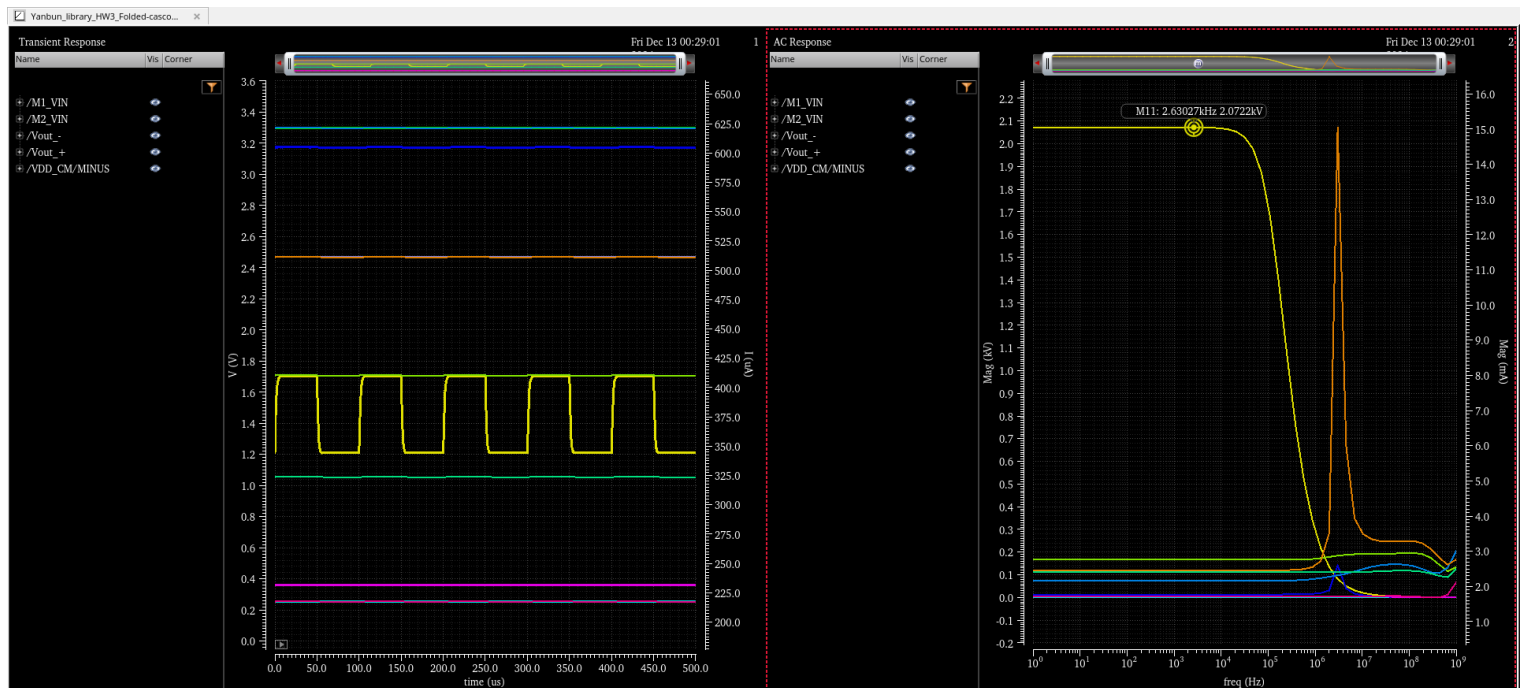
1. 在 AC 分析中測量閉環增益的頻率響應，確定開迴路增益 A_{OL} 。
2. 找到增益為 0dB (單位增益) 時的頻率 f_{UGF} 。
3. 查看 f_{UGF} 時相位角度，計算 $PM = 180^\circ - |\text{相位角}|$ 。

在 150.31Mhz 時， $A_v=1=0\text{dB}$

Phase margin = $180 - 58.1589 = 121.8411 \text{ deg}$



上圖是 $A_{v,diff} = 2697$



上圖是 $A_{v,cm} = 2072$

1. 在兩個輸入端施加相同的共模信號，執行小訊號 AC 分析。
2. 測量輸出的共模響應 $V_{out}(f)$ 與差模響應 $A_{diff}(f)$ 。
3. 計算 $CMRR(f) = 20 \cdot \log \left(\frac{|A_{diff}|}{|A_{cm}|} \right)$ 。

$$CMRR(2.6KHz) = 20 \cdot \log(2697/2072) = 2.289dB$$



由上圖可以得知 PSRR。

如果不考慮輸入訊號的影響，而專注於電源擾動對輸出的影響，則簡化為：

$$\text{PSRR} = 20 \cdot \log_{10} \left(\frac{V_{DD,AC}}{V_{out,AC}} \right)$$

$V_{out,AC} = 2.148125 - 1.70496 = 0.44316\text{v}$, $V_{DD,AC} = 3.3002 - 3.3 = 0.0002\text{v}$

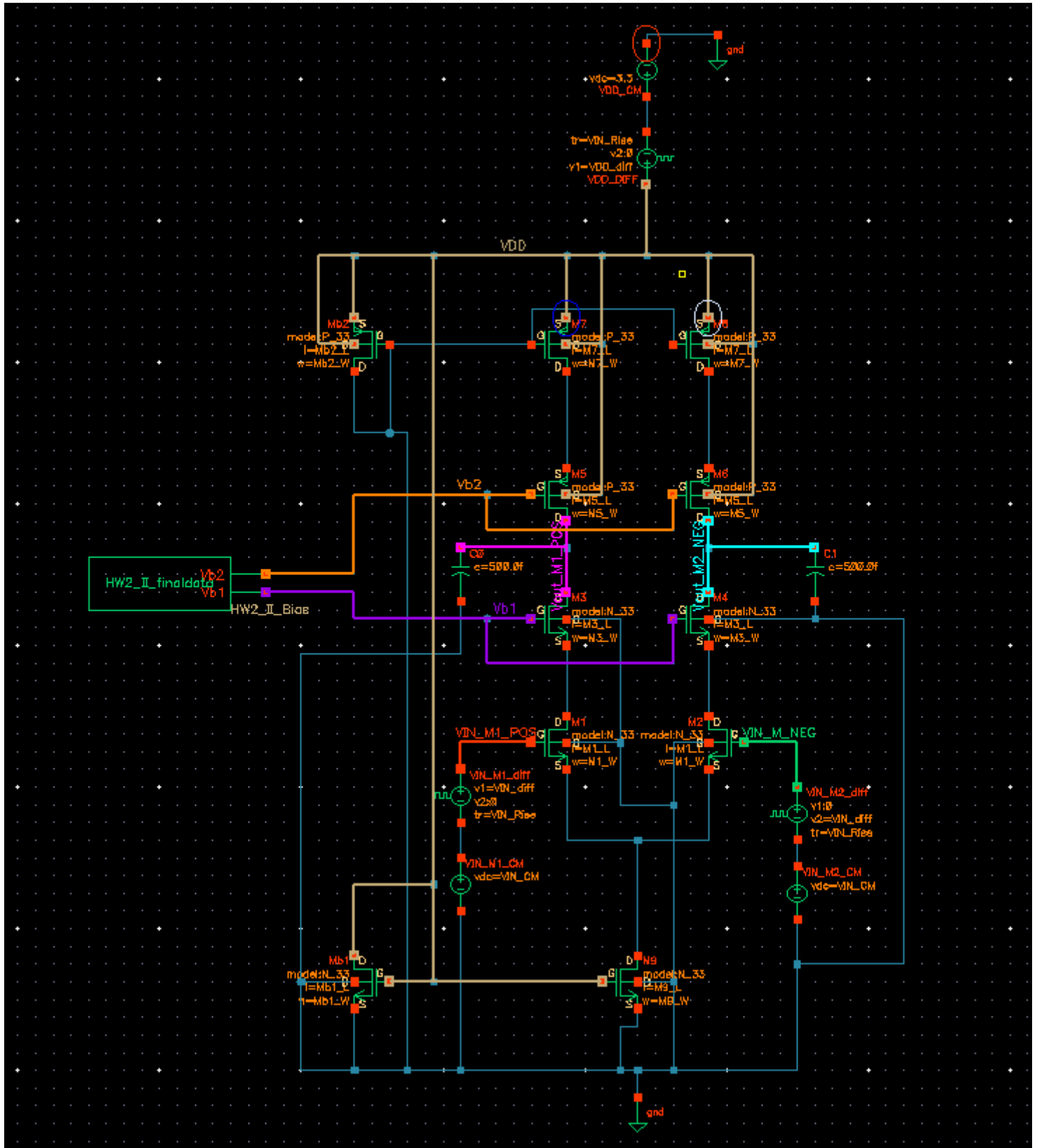
$\text{PSRR} = 20 \log(0.0002/0.44316) = -66.91\text{dB}$

Result date 統整:

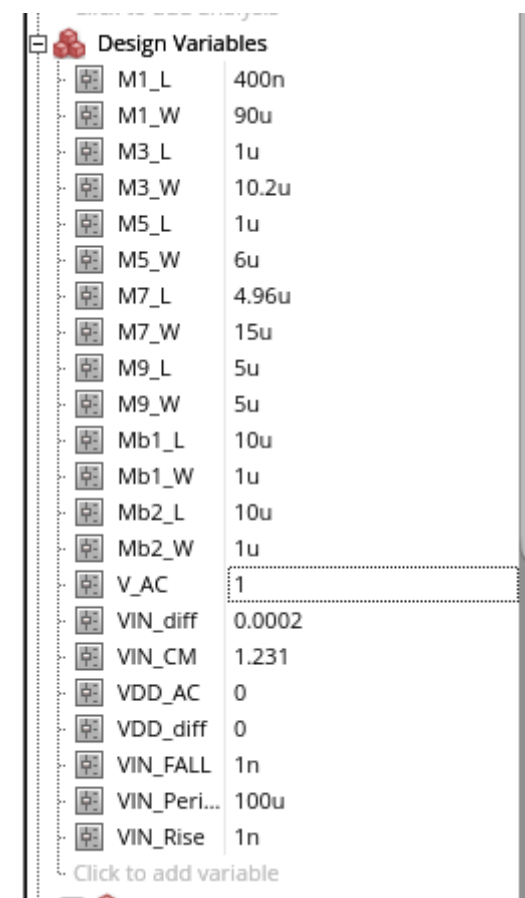
1. DC gain = 68.15dB
2. Power Consumption (OP only) = 1.353mA
3. GBW = 111.727kHz
4. Phase margin = 121.8411 deg
5. PSRR = -66.91dB
6. CMRR(2.6Khz) = 2.289dB
7. Output swing = 0.49191V
8. Slew rate = 0.1413V/us

Telescope OP

I. Schematic



II. Design parameters



The screenshot shows a 'Design Variables' panel with a list of parameters and their values. A red dashed box highlights the 'V_AC' variable, which has a value of '1'. Below the list is a link that says 'Click to add variable'.

Design Variables	
M1_L	400n
M1_W	90u
M3_L	1u
M3_W	10.2u
M5_L	1u
M5_W	6u
M7_L	4.96u
M7_W	15u
M9_L	5u
M9_W	5u
Mb1_L	10u
Mb1_W	1u
Mb2_L	10u
Mb2_W	1u
V_AC	1
VIN_diff	0.0002
VIN_CM	1.231
VDD_AC	0
VDD_diff	0
VIN_FALL	1n
VIN_Peri...	100u
VIN_Rise	1n

Click to add variable

MOSFETs				
Name	Type (P or N)	Width	Length	Multiple
M1	N	90u	400n	1
M2	N	90u	400n	1
M3	N	10.2u	1u	1
M4	N	10.2u	1u	1
M5	P	6u	1u	1
M6	P	6u	1u	1
M7	P	15u	4.96u	1
M8	P	15u	4.96u	1
M9	N	5u	5u	1
Mb1	N	1u	10u	1
Mb2	P	1u	10u	1

III. Simulation results

(Condition : temp 50 VDD 3.3v)

TT coner(紅色) 、FF coner(藍色) 、SS coner(綠色) 、SF coner(黃色) 、FS coner(紫色)



由上圖可以得知 Slew rate、Output swing、Power Consumption (OP only)。

$$\text{Slew rate} = (1.09027\text{V} - 1.00527\text{V}) / (100.3915\mu\text{s} - 100\mu\text{s}) = 0.085 / 0.3915\mu\text{s} = 0.2171\text{V}/\mu\text{s}$$

$$\text{Output swing} = 1.1336 - 1.0054 = 0.1282\text{V}$$

$$\text{Power Consumption (OP only)} = 187.343\mu\text{A} \times 3.3\text{V} = 618.2319\mu\text{A}$$



由上圖可以得知 DC gain。

$$\text{DC gain} = 49.6321\text{dB}$$



由上圖可以得知 GBW。

$$-3\text{dB} \Rightarrow 303 \times 0.707 = 214$$

$$\text{GBW} = 126.208\text{kHz}$$

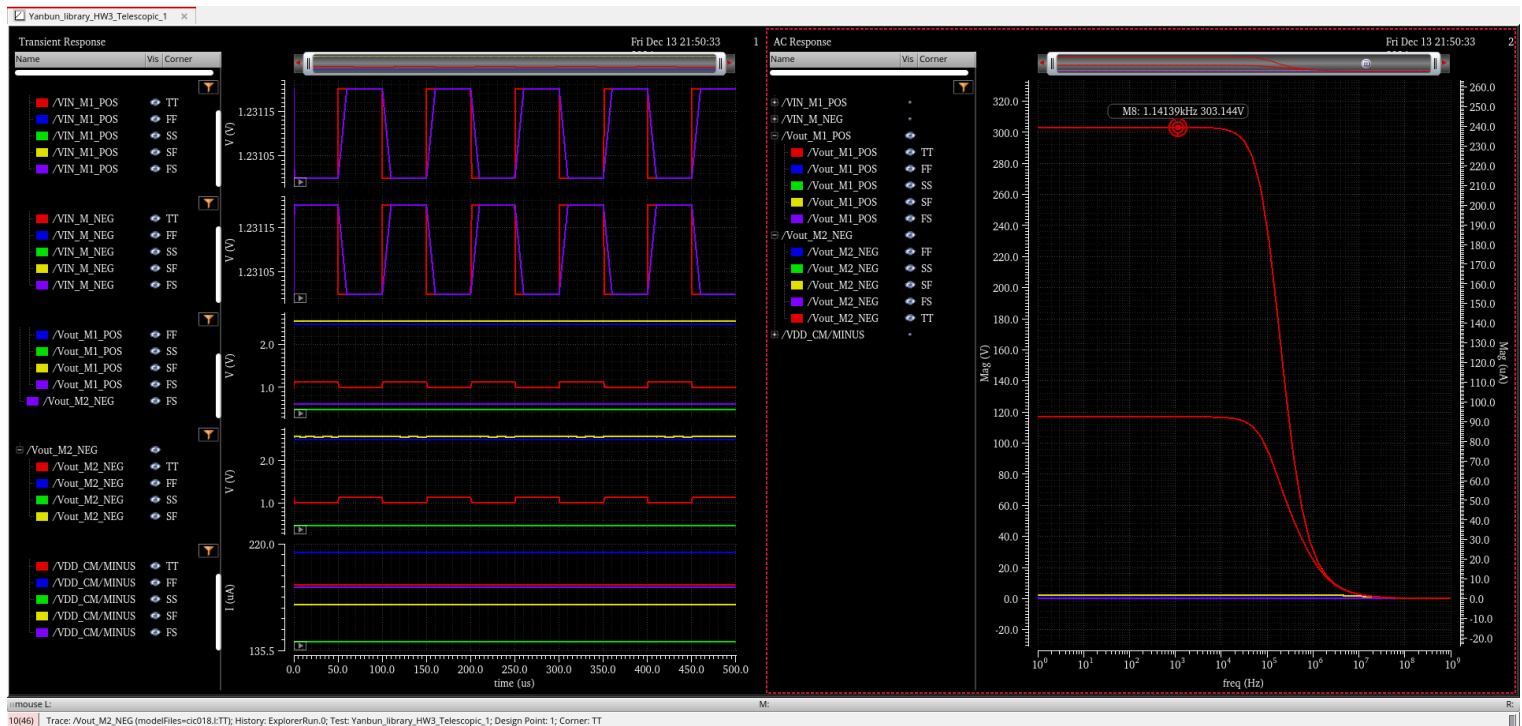


由上兩圖可以得知 Phase margin。

1. 在 AC 分析中測量閉環增益的頻率響應，確定開迴路增益 A_{OL} 。
2. 找到增益為 0dB (單位增益) 時的頻率 f_{UGF} 。
3. 查看 f_{UGF} 時相位角度，計算 $PM = 180^\circ - |\text{相位角}|$ 。

在 27Mhz 時， $A_v=1=0\text{dB}$

$$\text{Phase margin} = 180 - 90.82 = 89.18 \text{ deg}$$



上圖是 $A_{v,diff} = 303.14$



上圖是 $A_{v,cm} = 205.35$

1. 在兩個輸入端施加相同的共模信號，執行小訊號 AC 分析。
2. 測量輸出的共模響應 $V_{out}(f)$ 與差模響應 $A_{diff}(f)$ 。
3. 計算 $CMRR(f) = 20 \cdot \log \left(\frac{|A_{diff}|}{|A_{cm}|} \right)$ 。

$$CMRR(2.6Khz)=20*\log(303.14/205.32)=3.38424dB$$



由上圖可以得知 PSRR。

如果不考慮輸入訊號的影響，而專注於電源擾動對輸出的影響，則簡化為：

$$\text{PSRR} = 20 \cdot \log_{10} \left(\frac{V_{DD,AC}}{V_{out,AC}} \right)$$

$V_{out,AC} = 1.118972 - 1.086915 = 0.032\text{v}$, $V_{DD,AC} = 3.3002 - 3.3 = 0.0002\text{v}$

$\text{PSRR} = 20 \log(0.0002/0.032) = -44.08\text{dB}$

Result date 統整:

1. DC gain = 49.6321dB
2. Power Consumption (OP only) = 618.2319uA
3. GBW = 126.208kHz
4. Phase margin = 89.18 deg
5. PSRR = -44.08dB
6. CMRR(2.6Khz) = 3.38424dB
7. Output swing = 0.1282V
8. Slew rate = 0.2171V/us

Comparson of OP

我覺得我現在做的是錯的，所以沒甚麼好比較的。

這次作業沒有特別提到 M1~M9 是否是要用一樣的長和寬，所以我的兩個 OP 的 M1~M9 都是用一樣的長和寬。原本以為作業這樣設計是想表示在相同 MOS 參數下，兩種不同模型的電路會有怎樣的模擬結果。但後來發現應該不是要這樣做，但時間也來不及了。

如果硬要比較的話就如下所示：

	Folded-cascode OP	Telescopic OP
DC gain	68.15dB	49.6321dB
Power Consumption	1.353mA	618.2319uA
GBW	111.727kHz	126.208kHz
Phase margin	121.8411 deg	89.18 deg
PSRR	-66.91dB	-44.08dB
CMRR	2.289dB	3.38424dB
Ouput swing	0.49191V	0.1282V
Slew rate	0.1413V/us	0.2171V/us

Discussion

這次作業超出了我的知識範圍，我嘗試好幾種數據，最大的 DC gain 也才到 2600，而且好不容易到 2600 了，才發現 PSRR、CMRR 等數據算出來後超級差，我分析了一下原因，感覺是我的偏壓電路出現了問題。但是，我去改了偏壓電路，去讓 Vb1~Vb4 的電壓都重新調整，然後再去設計 Folded-cascode OP，卻發現 Gain 並沒有增加。我就這樣花了大量的時間這樣來回改動，都沒甚麼成效，然後就到了快交作業的時間，只好先拿 2600 增益的來當數據。

這次作業最大的收益大概就是知道了作業的意義，像是作業一就是讓我們知道如何去增加 Gain 值，作業二則是設計偏壓電路，作業三是結合了作業一和作業二來完成一個 OP 的實際應用。跟作業玩了這麼久也大概如何改 mos 的參數去讓 Vd、Vg、Vs 等電壓做變化，雖然知道電壓會怎麼變化了，但做到後面發現很常改了一個卻直接影響到整個電路偏壓。

如果助教看到此段話，就是到補交時間結束前我都嘗試不出更高的 Gain。

我正在反省

跟這隻貓一樣

